

DIALOG(R) File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

011940449 **Image available**

WPI Acc No: 1998-357359/ 199831

XRAM Acc No: C98-109853

XRPX Acc No: N98-280110

Piezoelectric thin film, used for ink-jet recording head - is composed of mother layer comprising ternary substance composed of lead magnesium niobate, lead zirconate and lead titanate, and partial layer, etc.

Patent Assignee: SEIKO EPSON CORP (SHIH)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 10139594	A	19980526	JP 96288770	A	19961030	199831 B

Priority Applications (No Type Date): JP 96288770 A 19961030

Patent Details:

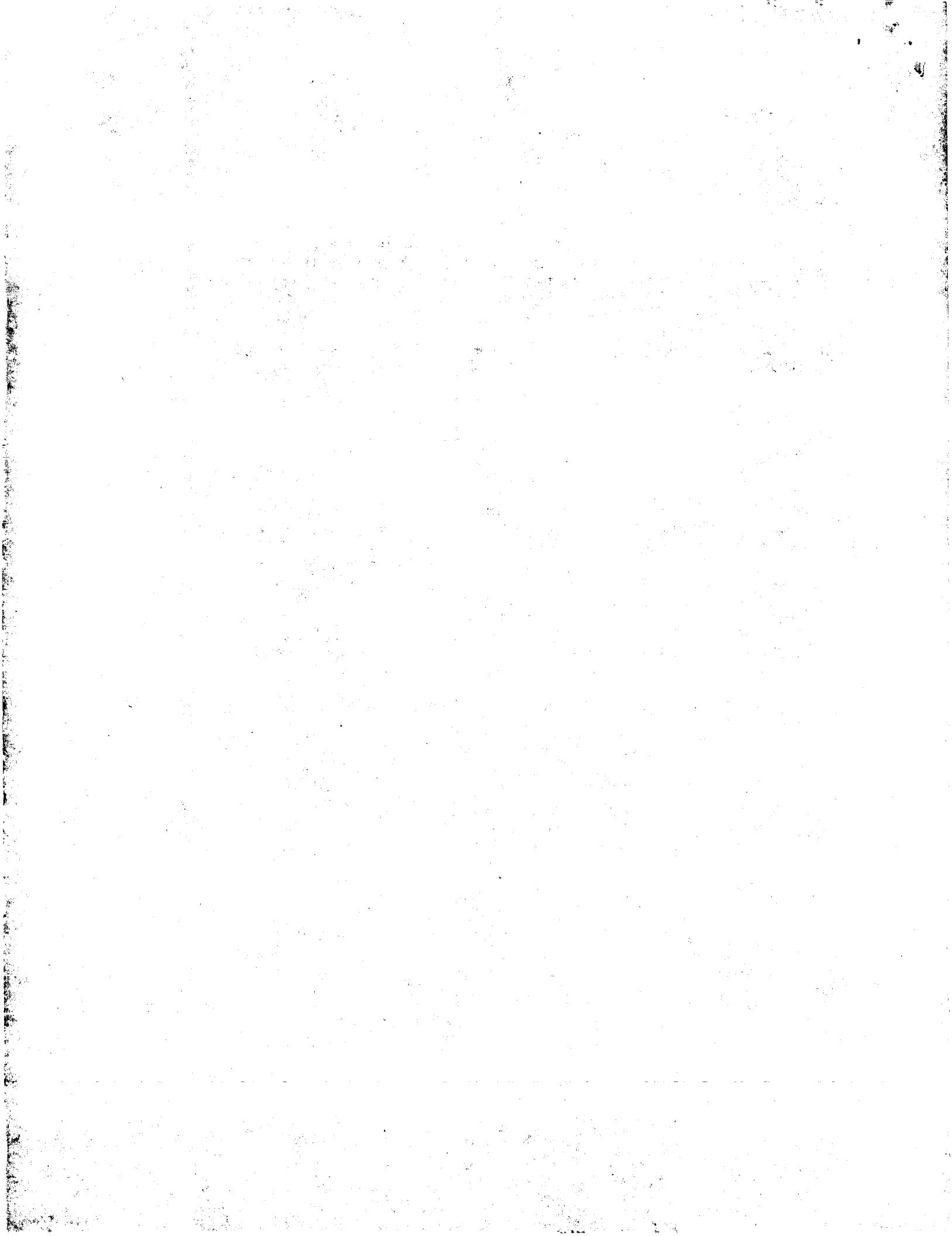
Patent No	Kind	La	Ng	Main IPC	Filing Notes
JP 10139594	A	7		C30B-029/22	

Abstract (Basic): JP 10139594 A

Piezoelectric thin film is composed of a mother layer which comprises ternary substance composed of lead magnesium niobate, lead zirconate, and lead titanate, and a partial layer, i.e. under-, intermediate-, and surface-layer of binary substance composed of lead zirconate and lead titanate.

USE - The piezoelectric thin film is used for ink-jet recording heads.

ADVANTAGE - The piezoelectric thin film is free from decreasing of piezoelectric strain constant even by increasing film thickness.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-139594

(43) 公開日 平成10年(1998)5月26日

(51) Int.Cl. ⁶	識別記号	F I
C 30 B 29/22		C 30 B 29/22 Z
B 41 J 2/045		B 41 J 3/04 103A
2/055		103H
2/16		H 01 L 41/08 C
H 01 L 41/09		41/18 101F

審査請求 未請求 請求項の数 8 OL (全 7 頁) 最終頁に続く

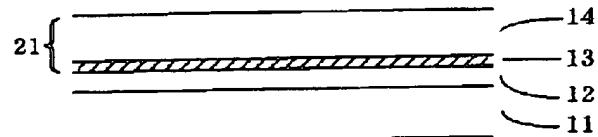
(21) 出願番号	特願平8-288770	(71) 出願人 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成8年(1996)10月30日	(72) 発明者 久野 忠昭 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者 宮下 偕 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者 齋山 拓 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 圧電体薄膜およびその製造法ならびにそれを用いたインクジェット記録ヘッド

(57) 【要約】

【課題】 厚膜化しても圧電ひずみ定数値の低下しない圧電体薄膜、およびその製造法を提供する。

【解決手段】 本発明による圧電体薄膜は、三成分系圧電体材料から形成される母層と、母層に比べて結晶化温度の低い二成分系圧電体材料から形成される部分層とから形成されていることから、厚膜時の圧電体薄膜全体の結晶性改善が得られ、圧電ひずみ定数値低下を抑制できる。さらに、このような圧電体薄膜は、ゾルゲル法であって、多数回コートした圧電体材料を一括してアニールし結晶化させることで製造できる。



【特許請求の範囲】

【請求項1】 母層がマグネシウム酸ニオブ酸鉛（以下、「PMN」と記す）、ジルコン酸鉛（以下、「PZ」と記す）およびチタン酸鉛（以下、「PT」と記す）から形成される三成分系圧電体材料からなり、母層の下地層、中間層、表面層といった部分層にPZおよびPTから形成されるチタン酸ジルコン酸鉛（以下、「PZT」と記す）から形成された二成分系材料を有する構造の圧電体薄膜。

【請求項2】 請求項1に記載の部分層が圧電体薄膜内に複数層形成されていることを特徴とする圧電体薄膜。

【請求項3】 請求項1に記載の母層を形成する三成分系圧電体材料において、その組成が $x \text{ Pb} (Mg_{1/3}N_{b_{2/3}}) - y \text{ PbZrO}_3 - z \text{ PbTiO}_3$ (x, y, z はモル比を表し、 $x + y + z = 1$) で表される三成分系圧電体材料からなり、かつこの式の三成分系組成図において以下に示すA, B, C, D 4点の組成範囲内にあることを特徴とする圧電体薄膜。

A ($x = 0.05, y = 0.40, z = 0.55$)

B ($x = 0.05, y = 0.55, z = 0.40$)

C ($x = 0.25, y = 0.30, z = 0.30$)

D ($x = 0.25, y = 0.45, z = 0.30$)

【請求項4】 請求項1および2に記載の部分層において二成分系圧電体材料を形成するPZとPTの組成比（PZ/PT）が0.3以上0.7以下であることを特徴とする圧電体薄膜。

【請求項5】 請求項1～4に記載の圧電体薄膜を、ゾルゲル法により製造する過程において、三成分系圧電体材料からなる母層と、二成分系圧電体材料からなる部分層とによって形成される多層膜を一括してアニールし、結晶化させることを特徴とする圧電体薄膜の製造方法。

【請求項6】 請求項5の方法で製造された圧電体薄膜を複数回積層することを特徴とする圧電体薄膜の製造方法。

【請求項7】 アニールを600°C～900°Cの温度範囲で行なうことを特徴とする請求項5、6のいずれか記載の圧電体薄膜の製造方法。

【請求項8】 請求項1～4のいずれかに記載の圧電体薄膜を振動子として用いてなる、インクジェット記録ヘッド。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、インクジェット記録装置等にアクチュエーターとして用いられる圧電体薄膜素子に関する。

【0002】

【従来の技術】PZTに代表される圧電体、強誘電体薄膜は、スパッタ法、ゾルゲル法、CVD法、レーザアブレーション法等で形成することができる。膜厚を厚くするためには、成膜する堆積時間を増加させたり、成膜を

複数回繰り返すことにより対応している。ペロブスカイト構造を得るために、通常500～700°Cの酸素雰囲気中でアニールが行なわれている。

【0003】特にゾルゲル法は組成制御性に優れおり、スピンドルコートと焼成を繰り返すことで容易に薄膜を得ることができる。フォトエッチング工程を用いたパターニングが可能で、素子化も容易である。またこのように製造した圧電体薄膜素子を用いたインクジェット記録ヘッドも提言されている。（特公平5-504740）ゾルゲル法にて二成分系圧電体薄膜の膜厚を厚くする場合には、結晶性劣化に基づく圧電ひずみ定数低下が起こり易いという問題がある。そこで、厚膜時の圧電ひずみ定数改善の目的で、二成分系圧電体材料においては、より結晶化温度の低いPTからなる部分層を有する構造の圧電体薄膜製造方法が実施されている。

【0004】

【発明が解決しようとする課題】しかしながら、ゾルゲル法による三成分系圧電体薄膜の厚膜化においては、二成分系圧電体薄膜の場合に行なわれるような低結晶化温度の材料からなる部分層を有する構造の圧電体薄膜とする方法は実施されていない。従って圧電ひずみ定数低下についての課題は依然解決していない。

【0005】そこで本発明は、このような問題点を解決するもので、その目的とするところは、より低結晶化温度の二成分系圧電体材料からなる部分層を有する構造の三成分系圧電体薄膜を製造し、厚膜時の圧電ひずみ定数低下を抑制した三成分系圧電体薄膜素子およびその製造方法を提供するところにある。また前述のように製造した圧電体薄膜を振動子として用いてなるインクジェット記録ヘッドを提言する。

【0006】

【課題を解決するための手段】前記課題を解決するためには、本発明の圧電体薄膜は、（1）母層がPMN、PZおよびPTから形成される三成分系圧電体材料からなり、部分層にPZおよびPTから形成される二成分系材料を有する構造と、（2）圧電体薄膜内に部分層が複数層形成されている構造と、（3）部分層を形成するPZとPTの組成比が0.3以上0.7以下であることを特徴とする。

【0007】また本発明の圧電体薄膜の製造方法は、

（1）図1～4に示した圧電体薄膜断面図において、シリコン基板11の上に白金電極12を形成し、その上にゾルゲル法を用いて部分層13と母層14から形成される多層薄膜を形成し、一括してアニールし、結晶化させることで圧電体薄膜21とすること、（2）図1は最下層の部分層13の上に母層14を形成する場合を、図2は母層14の中間部に部分層13を形成する場合を、図3は母層14の最上層に部分層13を形成する場合、といった圧電体薄膜21内の任意の層位置に一層の部分層を形成すること、（3）図4は圧電体薄膜21

内の任意の層位置に複数個の部分層を形成すること、
 (4) 上記製造工程を繰り返し、圧電体材料を複数回積層して厚膜化すること、(5) アニールを600°C～900°Cの温度範囲で行い、結晶化させること、を特徴とする。

【0008】さらに、本発明のインクジェット記録ヘッドは、本発明の圧電体薄膜を振動子として用いてなることを特徴とする。

【0009】

【発明の実施の形態】以下に本発明の実施例を図面に基づいて説明する。

【0010】(実施例1) 酢酸鉛0.105モル、ジルコニウムアセチルアセトナート0.045モル、酢酸マグネシウム0.005モルと30ミリリットルの酢酸を、100°Cに加熱して溶解させた。室温まで冷却し、チタンテトライソプロポキシド0.040モル、ペンタエトキシニオブ0.010モルをエチルセラソルブ50ミリリットルに溶解させて添加した。アセチルアセトンを30ミリリットル添加して安定化させた後、ポリエチレングリコールをゾル中の金属酸化物に対し30重量%添加し、よく攪拌して均質なPMN、PT、PZの三成分系の母層のゾルとした。

【0011】それとは別に、酢酸鉛0.105モル、ジルコニウムアセチルアセトナート0.050モルと30ミリリットルの酢酸を、100°Cに加熱して溶解させた。室温まで冷却し、チタンテトライソプロポキシド0.050モルをエチルセラソルブ50ミリリットルに溶解させて添加した。アセチルアセトンを30ミリリットル添加して安定化させた後、ポリエチレングリコールをゾル中の金属酸化物に対し30重量%添加し、よく攪拌して均質なPZT二成分系の部分層のゾルとした。

【0012】図1に圧電体薄膜を模式的に表す断面図を示す。11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に調製した部分層のゾルをスピンドルコートで塗布し、400°Cで仮焼成した。クラックを生じることなく、0.3μmの膜厚の非晶質の部分層13を形成できた。更に母層のゾルの塗布と400°Cの仮焼成を5度繰り返し、1.5μmの膜厚の母層14を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.2μm厚の圧電体薄膜21が得られた。エックス線解析でペロブスカイト型結晶の鋭く強いピー

クが検出された圧電体薄膜21上にアルミニウム電極を蒸着法で形成し、分極後、物性を測定したところ比誘電率2000、圧電ひずみ定数200pC/Nと優れた特性を示した。比誘電率は極端に高くなかったが、電気機械結合係数が高いため、大きな圧電ひずみ定数が得られた。

【0013】図6にこの製造方法で作成した圧電体薄膜素子を、インクジェット記録装置に用いた時の概念を模式的に表す断面図を示す。シリコンウェハ31上に窒化珪素の振動板32をスパッタ法で形成し、前述の方法で下電極33と圧電体薄膜34を形成した。圧電体薄膜をフォトエッチングにより幅0.2mm、長さ4mmにパターニングし、シリコンウェハーに異方性エッチングにより幅0.3mmの溝を形成した。金の上電極35を形成した後、ガラス製の第二基板36と接合し、インク流路37を形成した。基板ごと切断してインクジェットヘッドを組み立て、インクを吐出させたところ、充分な吐出力が得られた。インクジェット記録装置に組み込んで印字すると、良好な印字品質が得られた。フォトエッチングを用いるため高精細化が可能で、一枚の基板から多数の素子が取れるため低コスト化も可能である。また製造安定性、特性の再現性も大変優れていた。

【0014】(実施例2～9) 実施例1と同様にして、PMN、PT、PZの三成分系の母層のゾルを用意した。

【0015】それとは別に、ジルコニウムアセチルアセトナートとチタンテトライソプロポキシドの添加比を調製して、PT/PZの組成比を変えたPZT二成分系の部分層のゾルを8種類用意した。

【0016】実施例1と同様に図1に示す構成の圧電体薄膜を製造した。まず、11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に各組成比に調製した部分層のゾルをスピンドルコートで塗布し、400°Cで仮焼成した。クラックを生じることなく、0.3μmの膜厚の非晶質の部分層13を形成できた。更に母層のゾルの塗布と400°Cの仮焼成を5度繰り返し、1.5μmの膜厚の母層14を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.2μm厚の圧電体薄膜21が得られた。圧電体薄膜21上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果を表1に示す。

【0017】

【表1】

	部分層の組成比 (PZ/Pt)	比誘電率	圧電定数 (pC/N)
実施例2	1/9	900	20
実施例3	2/8	1,200	60
実施例4	3/7	1,500	100
実施例5	4/6	1,900	140
実施例1	5/5	2,000	200
実施例6	6/4	2,200	190
実施例7	7/3	1,800	110
実施例8	8/2	800	70
実施例9	9/1	600	30

【0018】表1から明かなように、部分層の組成比PZ/Ptが0.3以上0.7以下において、高い圧電特性が得られた。

【0019】(比較例1)実施例1と同様にして、PMN, PT, PZの三成分系の母層のゾルを用意した。

【0020】それとは別に、部分層としてPT一成分系の部分層のゾルを調製した。

【0021】実施例1と同様に図1に示す構成の圧電体薄膜を製造した。まず、11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に各組成比に調製した部分層のゾルをスピンドルコートで塗布し、400°Cで仮焼成した。クラックを生じることなく、0.3μmの膜厚の非晶質の部分層13を形成できた。更に母層のゾルの塗布と400°Cの仮焼成を5度繰り返し、1.5μmの膜厚の母層14を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.2μm厚の圧電体薄膜21が得られた。

【0022】圧電体薄膜21上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定したところ比誘電率300、圧電ひずみ定数10pC/Nという結果が得られた。この結果よりPT一成分系の部分層の場合にはPZT二成分系の部分層の場合に比べて高い圧電特性が得られなかった。

【0023】(比較例2)実施例1と同様にして、PMN, PT, PZの三成分系の母層のゾルを用意した。

【0024】まず、シリコン基板上に白金電極をスパッタ法で形成し、その上に母層のゾルの塗布と400°Cの仮焼成を6度繰り返し1.8μmの膜厚の母層を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.2μm厚の圧電体薄膜が得られた。この圧電体薄膜上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果したところ比誘電率1500、圧電ひずみ定数60pC

/Nという結果が得られた。この結果はPZT二成分系の部分層形成の効果について示している。

【0025】(実施例10)実施例1と同様にして、PMN, PT, PZの三成分系の母層のゾルと、PZT二成分系の部分層のゾルを用意した。

【0026】図2に圧電体薄膜を模式的に表す断面図を示す。11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に母層のゾルの塗布と400°Cの仮焼成を3度繰り返し0.9μmの膜厚の母層14を形成した。更に部分層のゾルの塗布と400°Cの仮焼成をし0.3μmの膜厚の部分層13を形成した。更にその上に母層のゾルの塗布と400°Cの仮焼成を3度繰り返し0.9μmの膜厚の母層14を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.4μm厚の圧電体薄膜21が得られた。

【0027】圧電体薄膜21上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果したところ比誘電率1800、圧電ひずみ定数180pC/Nと優れた特性を示した。

【0028】(実施例11)実施例1と同様にして、PMN, PT, PZの三成分系の母層のゾルと、PZT二成分系の部分層のゾルを用意した。

【0029】図3に圧電体薄膜を模式的に表す断面図を示す。11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に母層のゾルの塗布と400°Cの仮焼成を5度繰り返し1.5μmの膜厚の母層14を形成した。更にその上に部分層のゾルの塗布と400°Cの仮焼成をし0.3μmの膜厚の部分層13を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.2μm厚の圧電体薄膜21が得られた。

【0030】圧電体薄膜21上にアルミニウム電極を蒸

着法で形成し、分極後、電気特性を測定した結果したところ比誘電率1800、圧電ひずみ定数160pC/Nと優れた特性を示した。

【0031】(実施例12) 実施例1と同様にして、PMN、PT、PZの三成分系の母層のゾルと、PZT二成分系の部分層のゾルを用意した。

【0032】図4に圧電体薄膜を模式的に表す断面図を示す。11のシリコン基板上に12の白金電極をスパッタ法で形成し、その上に部分層のゾルの塗布と400°Cの仮焼成をし0.3μmの膜厚の部分層13を形成し、更にその上に母層のゾルの塗布と400°Cの仮焼成を3度繰り返し0.9μmの膜厚の母層14を形成した。同様にしてその上に0.3μm厚の部分層13と0.9μm厚の母層14を形成した。次にRTAを用いて酸素雰囲気中850°Cに加熱し、1分間保持してアニールした。1.6μm厚の圧電体薄膜21が得られた。

【0033】圧電体薄膜21上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果したところ比誘電率1700、圧電ひずみ定数190pC/Nと優れた特性を示した。

【0034】(実施例13) 実施例1と同様にして、PMN、PT、PZの三成分系の母層のゾルと、PZT二成分系の部分層のゾルを用意した。

【0035】シリコン基板上に白金電極をスパッタ法で形成した上に、実施例1に記述と同様の製造方法で1.2μm厚の圧電体薄膜を形成した。更にその上に同様の製造方法を二回繰り返して2.4μm厚の圧電体薄膜を積層し、合計3.6μm厚の圧電体薄膜を形成した。

【0036】この圧電体薄膜上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果したところ比誘電率1600、圧電ひずみ定数180pC/Nと優れた特性を示した。

【0037】(実施例14~24) 酢酸鉛0.105モル、ジルコニウムアセチルアセトナート0.042モル、酢酸マグネシウム0.007モルと30ミリリットルの酢酸を、100°Cに加熱して溶解させた。室温まで冷却し、チタンテトライソプロポキシド0.038モル、ペンタエトキシニオブ0.013モルをエチルセラソルブ50ミリリットルに溶解させて添加した。アセチルアセトンを30ミリリットル添加して安定化させた後、ポリエチレングリコールをゾル中の金属酸化物に対し30重量%添加し、よく攪拌して均質なPMN、PT、PZの三成分系の母層のゾルとした。

【0038】また、実施例1と同様にして、PZT二成分系の部分層のゾルを用意した。

【0039】シリコン基板上に白金電極をスパッタ法で形成した上に、実施例1に記述と同様に部分層1層と母層5層を400°Cの仮焼成で積層した。次にアニール過程温度のみを11段階変化させ、1.2μm厚の圧電体薄膜を形成した。

【0040】この圧電体薄膜上にアルミニウム電極を蒸着法で形成し、分極後、電気特性を測定した結果を表2に示す。

【0041】

【表2】

	アニール温度 (°C)	比誘電率	圧電定数 (pC/N)
実施例14	500	200	10
実施例15	550	600	40
実施例16	600	1,200	100
実施例17	650	1,500	120
実施例18	700	1,800	150
実施例19	750	1,900	180
実施例20	800	2,000	200
実施例21	850	2,200	210
実施例22	900	1,800	180
実施例23	950	1,500	60
実施例24	1000	リーグ (測定不可)	リーグ (測定不可)

【0042】表2から明かなように、アニール温度600°C~900°Cにおいて高い圧電特性が得られた。

【0043】

【発明の効果】以上述べてきたように本発明の圧電体薄

膜は、広範に応用可能な高い誘電率と高い圧電ひずみ定数を持つ。また本発明の圧電体薄膜の製造方法は、ゾルゲル法による厚膜化の際に発生する圧電定数の低下を防止し、厚膜の場合においても高い誘電率と高い圧電ひず

み定数を持つ圧電体薄膜を提供できた。またフォトエッチングによる微細化も容易であり、本発明の圧電体薄膜を用いた高精細な印字が可能となるインクジェット記録ヘッドを提供できた。

【図面の簡単な説明】

【図1】本発明の圧電体薄膜の製造法を模式的に表す断面図である。

【図2】本発明の圧電体薄膜の製造法を模式的に表す断面図である。

【図3】本発明の圧電体薄膜の製造法を模式的に表す断面図である。

【図4】本発明の圧電体薄膜の製造法を模式的に表す断面図である。

【図5】本発明による圧電体薄膜の好ましい組成を示す三成分組成図である図である。

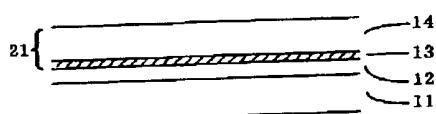
【図6】本発明の実施例1における、インクジェット記

録装置に用いるインクジェット記録ヘッドの概念を模式的に表す断面図である。

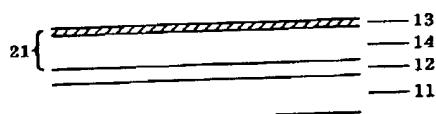
【符号の説明】

1 1	シリコン基板
1 2	白金電極
1 3	部分層
1 4	母層
2 1	圧電体薄膜
3 1	シリコン基板
3 2	振動板
3 3	下電極
3 4	圧電体薄膜
3 5	上電極
3 6	第二基板
3 7	インク流路

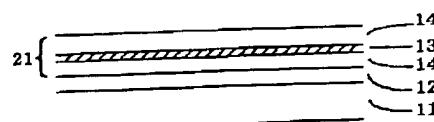
【図1】



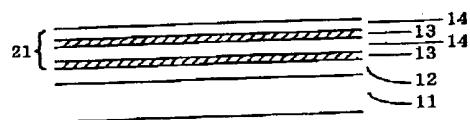
【図3】



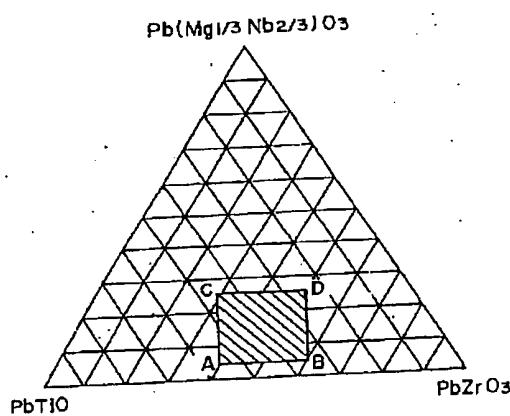
【図2】



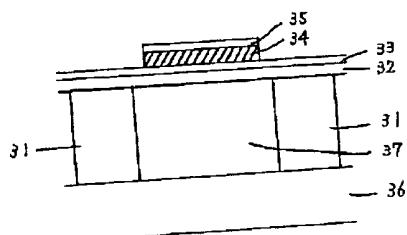
【図4】



【図5】



【図6】



フロントページの続き

(51) Int.Cl.⁶
H 0 1 L 41/187
41/22

識別記号

F I
H 0 1 L 41/22

Z

